



## SPI Storm の紹介

### USB での Serial Protocol Host Adapter

*SPI Storm* は、Byte ParadigmのUSB Serial Protocol host adapterです。*SPI Storm* は、マスターとしてSPI (Serial Peripheral Interface)、3-wires SPI、dual-SPI、quad-SPI プロトコルをサポートします。それは、PCから最大100MHzまで、カスタム・シリアル・プロトコル・インターフェースの管理を可能にします。

このホワイト・ペーパーは、*SPI Storm*のユニークな機能を紹介し、なぜこのデバイスが、ASIC、FPGA、SoCや組み込みシステムの開発、テスト及びデバッグのために便利に使用することができるのかを説明します。

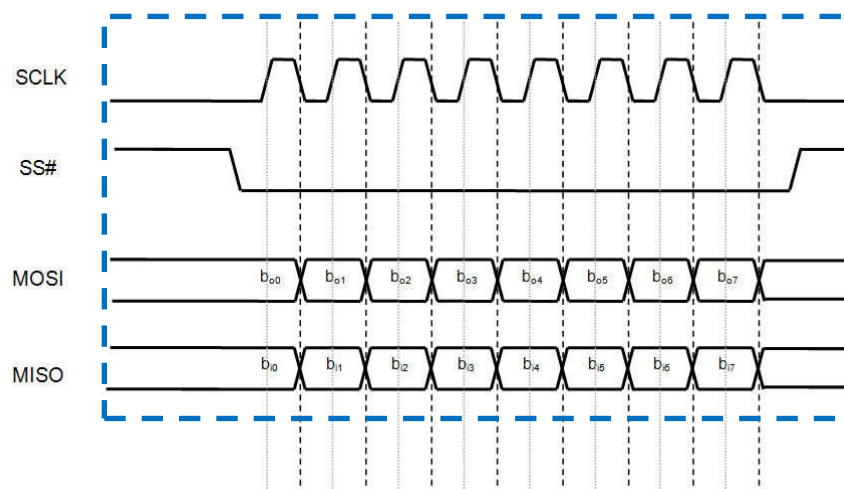
### SPI、Dual-SPI及びQuad-SPIプロトコル

SPI (Serial Peripheral Interface)は、その単純さによる多才なプロトコルで、特に、low pin countで多いデータ量を流す必要があるとき、プロトコルの世界で、集積回路間のコミュニケーションのために使われました。

それは、4つの信号線に基づきます(Figure 1参照)

- 1つのクロック信号(SCLK)が、バス・マスターからスレーブへ送られます；データがマスターとスレーブ間で交換されるときに、このクロックはアクティブです；
- マスターがコミュニケーションするスレーブを選ぶために使用されるそれぞれのスレーブのための1つのスレーブ・セレクト(SS)ライン；
- マスターからスレーブまでの1つのデータライン('Master-Out-Slave-In' - MOSI)；
- スレーブからマスターまでの1つのデータライン('Master-In-Slave-Out' - MISO)。

Figure 1: Serial Peripheral Interface (SPI-4 protocol)



SPIは、彼/彼女が2つの統合回路間の単純なインターフェースを定義する必要があった場合にどんな電子工学のエンジニアも考えるだろうものです。‘業界標準’として、SPIプロトコルは、はるかにより多くのを定義しません—いかなる特定のアドレッシング・スキーム、特定のより高いレベルのフォーマットはなく；データ長は、最初に8ビット(1バイト)でしたが、より多くまたはより少ない、暗に‘どんな長さ’でもです。

SPIプロトコル使用への多くの利点があります；

- クロック・レートは制限されません：ICの物理的な制限内に、クロック・レートを増すことは、データ転送速度を増すでしょう；
- プロトコルは、フル・デュプレックスです：データが送られるのと同様にデータは受け取られます；
- それは、様々なタイプのアプリケーションに対して等しく適当です：固定されたアドレッシング/データ・スキームをもつレジスタ・アクセスから、多いデータ量のストリーミングまで；
- SPIは、I/O電圧を気に掛けません。

このプロトコルは、またいくつかの障害を公開します。とりわけ：

- 高度な使用に関して、それがゼロからフル・プロトコル・スタックを構築する必要があります(SPIは、何も定義しないので)；
- SPIは、ビルトインの承認メカニズムが不足しています。

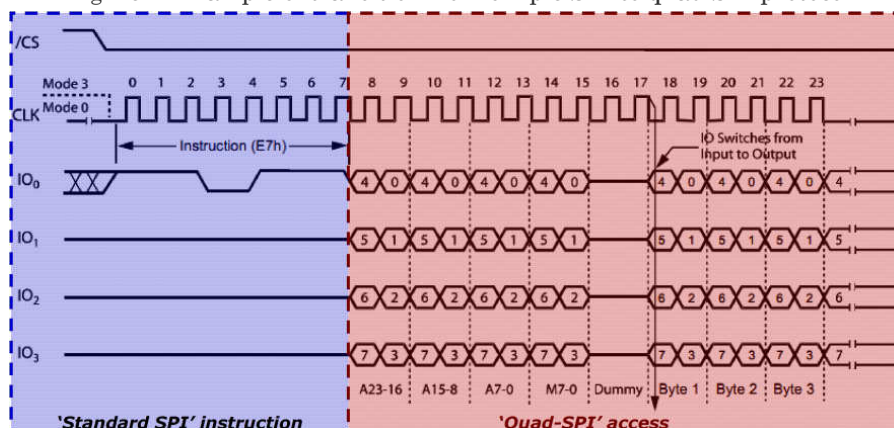
時間とともに、SPIは、異形と拡張を区別できます—少しの例；

- データが送られた時のフェーズとデータが送られない時のフェーズを検出するためにSSラインが十分なので、クロック信号は、切れ目なく信号をトグルするように時々生成されます；
- いくつかの異形は、MOSIとMISOのデータラインをマージします、双方向のデータラインで半二重のSPIプロトコルを実装します(しばしば‘3-wires SPI’へ参照される)；
- 特にフラッシュ・メモリにとって、dual-SPIとquad-SPIプロトコルは、利用できる帯域幅を増やすために、作られました。ただし、彼らがパラレルで複数のデータラインを使うので、dual-SPIとquad-SPIプロトコルは、これ以上‘シリアル’プロトコルと厳密に思うことができません。
- dual-SPIとquad-SPIプロトコルは、SPIプロトコルの多かれ少なかれ標準化された拡張です。

彼らは、以下の原則に基づきます：

- 標準のSPIプロトコルは、dual-SPIとquad-SPIプロトコル・スレーブによるデフォルトによって使われます；
- 特定のSPI命令は、‘dual-SPIあるいはquad-SPIモード’でスレーブをセットするために使われます
- 一旦、‘dual-SPIあるいはquad-SPIモード’でスレーブが構成されれば、データ転送(リードあるいは、ライト)は、データラインとしていくつかの追加の制御ラインを使います、1データ信号ラインから、2 (dual-SPI)あるいは、4 (quad-SPI)データラインに拡張される結果になります。
- もちろん、目的は、利用できる帯域幅を増やすことです(Figure 2参照)。

Figure 2: Example of transition from simple SPI to quad-SPI protocol



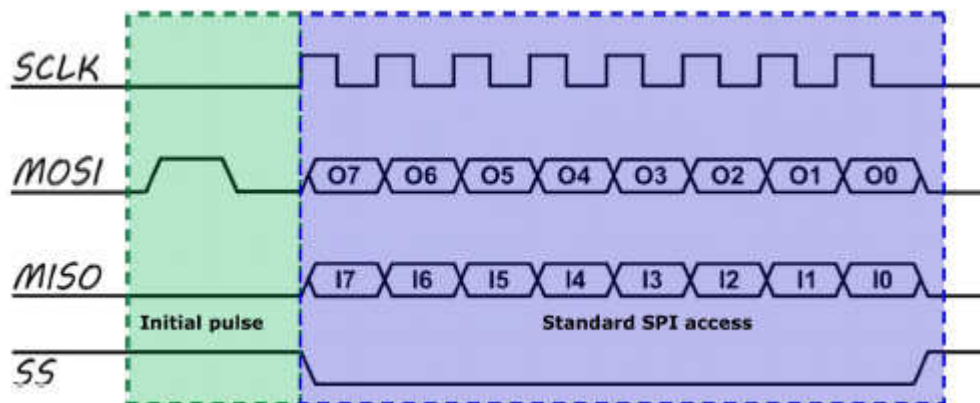
## カスタム・シリアル・プロトコル

ASIC、SoCあるいはFPGAといったカスタムICデザインは、ICからICへのコミュニケーションのために標準かカスタム・プロトコルかを選ぶことを許します。

典型的なこれらのプロトコル間の違いと標準のSPI :

- クロックと制御ラインのより厳密な使用が必要であって、より高いレベルのプロトコル・スタックは、それ自身コミュニケーション・プロトコルで実装されます；
- クロックがある、または、ない特定のデータパルス・シーケンスが、特定のモードへのスレーブ・コンポーネントをセットするため、あるいは、'彼らを起こす'ために使われます；
- オープン・ドレインI/Oが、使われます；
- Quad-SPIプロトコルのように、追加のデータラインが、使われます；
- 他のインプリメンテーションは、I/Oカウントを節約して、そして双方向のデータラインを要求する傾向があります；
- データのために使われるエッジは、SPIに対して指定されたものと異なる生成とサンプリングです。

Figure 3: Example of custom protocol composed of a pulse on MOSI, and a standard SPI access.



## SPI Storm : Serial Peripheral Interface (SPI)を越えて

SPI Stormは、組み込みシステムを開発し、テストし、デバッグしたいと思う電子工学のエンジニアに前例のない可能性を提供します。これらのユニークな能力は、以下を含みます：

- 標準や拡張された標準プロトコルをもつチップ／組み込みシステムへアクセスする能力。SPI Storm は、明白に世界最初のUSBでのdual-SPI及びquad-SPI host adapterです。
- 標準プロトコルの範囲を越えた、そして、グラフィカル・ユーザー・インターフェースを通じたアクセスのユーザー定義タイプをサポートする能力。SPI Storm は、チップからチップへのコミュニケーション・プロトコルがクロッキング、信号ライン、制御ライン挙動、データ・サンプリング、及びデータ生成に関して'properties'によって、特色づけられた単純な'segments'のアセンブリとして定義することができるという原則に基づきます。

- USBフォーム・ファクタPCインスツルメンツのハードウェア機能についての劇的なアップグレード。SPI Storm は、十分な信号の完全性を保証するシングルエンド信号ラインのための合理的な上限である最大100 MHzまで、シリアル・インターフェースをクロックすることができます。その32 MByteメモリ・バッファは、広範囲のアプリケーションを越えて、リアルタイムの信号生成、及びデータ・サンプリングを保証します。

要するに、SPI Storm は、チップからチップへのコミュニケーションのために組込みシステムで一般に使われる標準及び標準的でないシリアル・インターフェースを接続するためのユニークで配備するのが速いホスト・アダプター・ソリューションです。

以下のためにSPIストームが理想的に使われます：

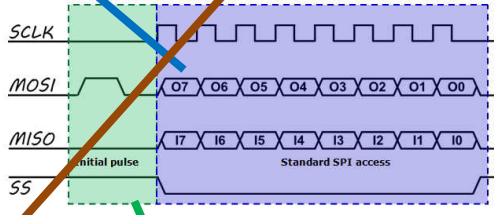
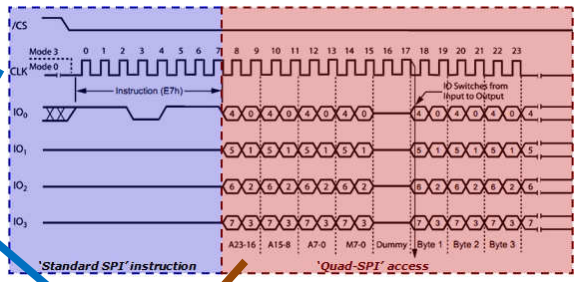
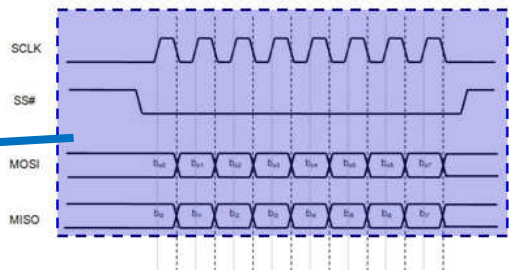
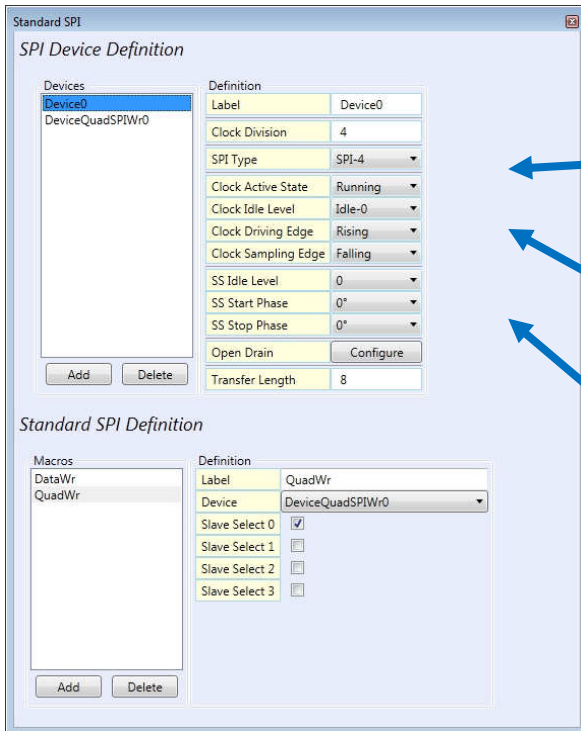
- デジタル・デザインのトラブルシューティング；
- レジスタ・アクセス；
- シリアル・ポートを通してのデータ入カストリーミング；
- シリアル・プロトコルを使うICや組込みシステムの実証；
- SPI、dual-SPI及びquad-SPIフラッシュ・メモリをプログラムすること；
- 標準のSPIプロトコルを使うADC、DAC及び他のコンポーネントへのアクセス；
- プロトタイプでのIPテスト及びデザイン検証のための標準的でないプロトコルを利用したカスタム・チップ (FPGA、ASIC)へのアクセス。

### ユニークな機能とパフォーマンス・レベル

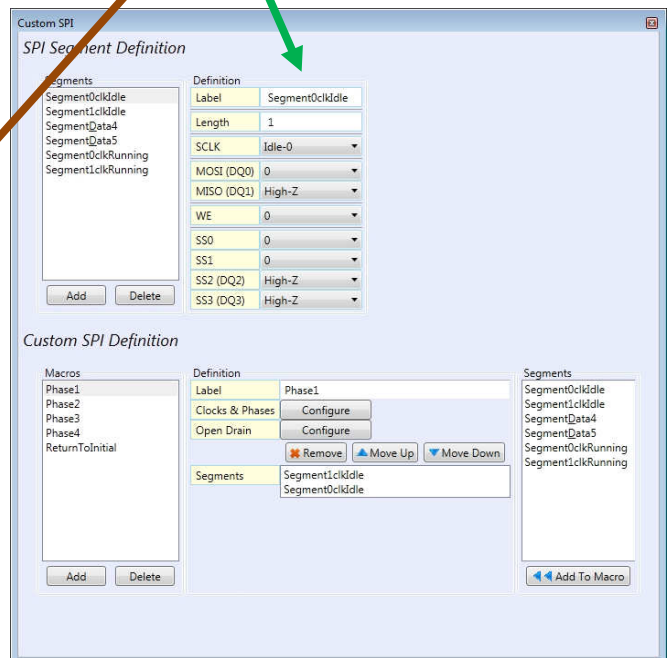
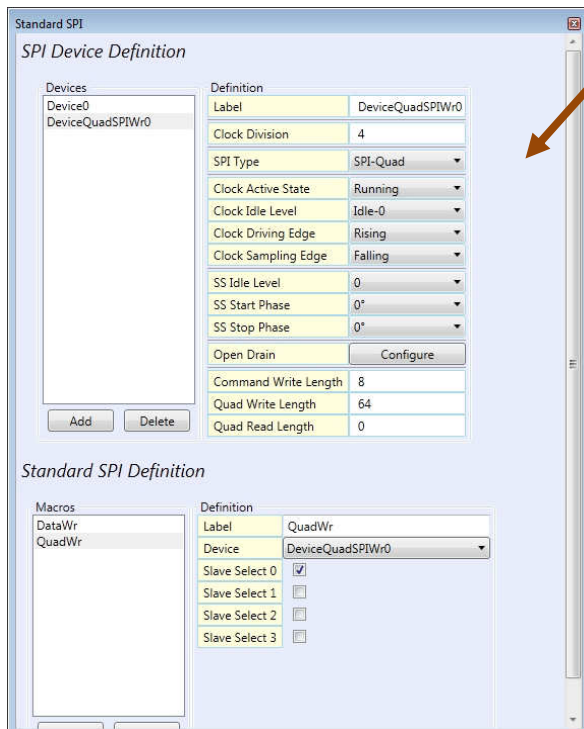
以下のテーブルは、SPI Storm 機能を SPI Xpress と彼らの最も近い競争相手と比べます。

	<b>SPI Storm</b>	<b>SPI Xpress</b>	<b>Nearest Competitor</b>
<i>Device type</i>	<b>Master</b>	<b>Master / Analyzer</b>	<b>Master</b>
<b>Host Adapter / Master characteristics</b>			
<i>Clock max. frequency</i>	<b>100 MHz</b>	<b>50 MHz</b>	<b>40 MHz</b>
<i>All SPI modes supported</i>	●	●	●
<i>Number of slaves</i>	<b>4</b>	<b>5</b>	<b>3</b>
<i>Selectable SS polarity</i>	●	●	●
<i>GUI</i>	●	●	●
<i>Free API</i>	●	●	●
<i>Continuous clock generation</i>	●	●	
<i>Selectable SS edge position step</i>	●	●	
<i>Bi-directional (3-wires) protocols</i>	<b>Full flexibility</b>	<b>Basic, fixed protocol (Read after Write)</b>	
<i>Dual-SPI</i>	●		
<i>Quad-SPI</i>	●		
<i>Custom protocol</i>	●		
<i>Open-drain I/O</i>	●		
<i>GPO / Digital Pattern Generator</i>	<b>Side 8 bits GPO / Digital Pattern Generator</b>		
<i>Streaming mode</i>	●		
<i>Total memory buffer</i>	<b>32 MB</b>	<b>16 kB</b>	<b>Information not available</b>
<i>Control Software</i>	<b>SPI Storm Studio</b>	<b>SPI Control Panel</b>	●

SPI Storm Studio プロトコル定義エンジン



標準のSPIと標準のQuad-SPIマクロは、SPI Storm Studioの'Standard SPI'タブから定義されます。それぞれのプロトコル特徴は、ビルトイン・ソフトウェアで、そして、単純な制御で選択されます。



カスタム・プロトコル・マクロとセグメントは、SPI Storm StudioのCustom SPI tabから定義されます。セグメントは、プロトコルの基礎的なビルディング・ブロックであり、マクロは、1つ以上のセグメントから成り立っています。

マルチプル・プログラミング・インターフェース

一旦、SPI Storm Studioでプロトコルが定義されれば、ユーザーは、グラフィカル・ユーザー・インターフェース、あるいは、提供されたAPIからCの関数コールで、セットアップし、実際のアクセス・シーケンスを選択することができます。

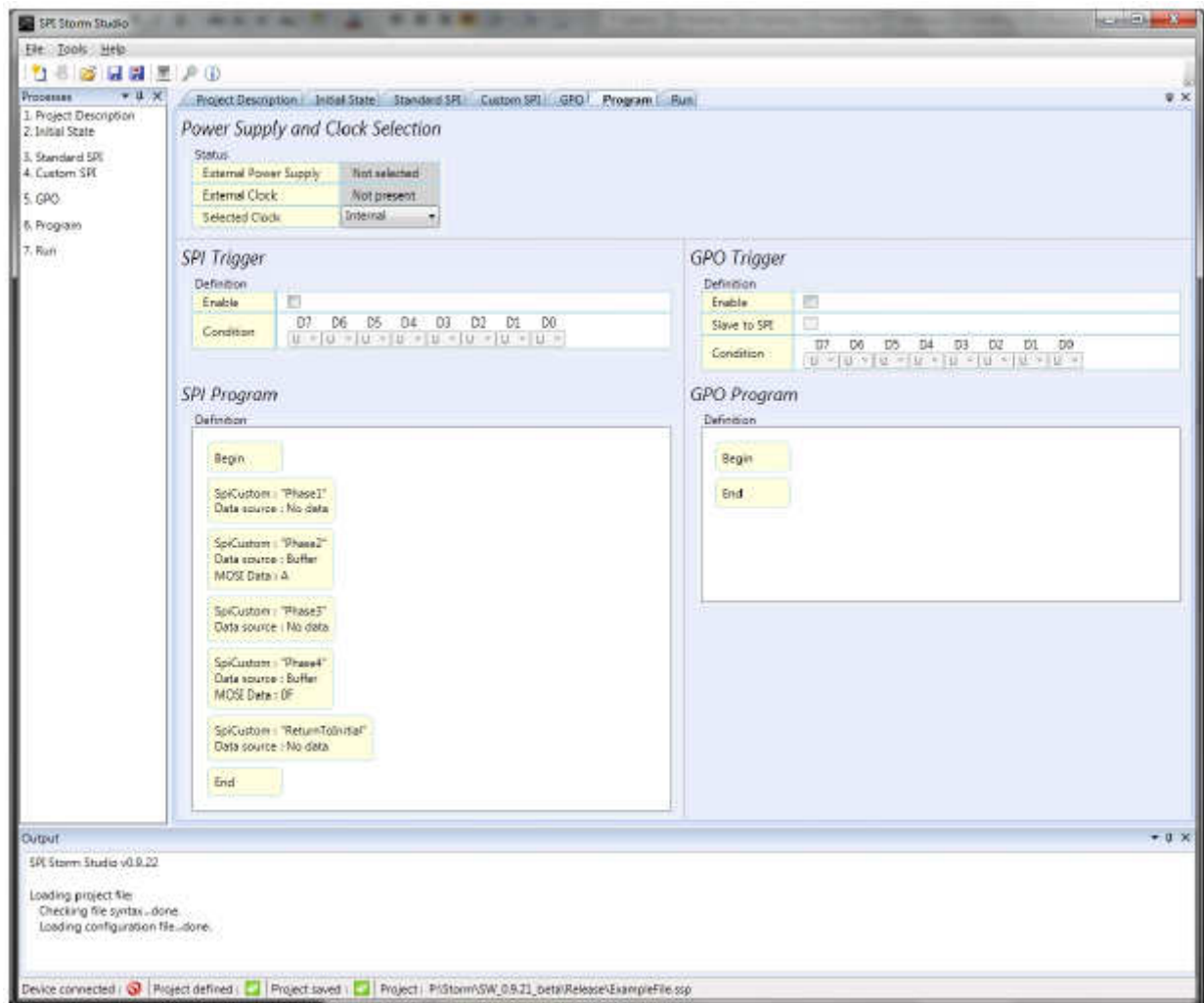


Figure 4: SPI Storm Studio Program Page

これは、タスク・オートメーション、そして、標準C関数をコールできる環境から完全なカスタム・アプリケーション・インターフェース構築を有効にします。

結論

標準及びカスタム・シリアル・プロトコルは、どこにでもあるチップからチップへのコミュニケーションのために使われます。SPI Storm は、FPGA、ASIC、SoC及びフル組み込みシステムの開発、テスト及びデバッグのためにデザイン・エンジニアにそれらにアクセスすることを可能にする便利でパワフルなツールです。それは、ユーザーが今、彼/彼女自身のシリアル・プロトコルを定義し、そしてSPIといった標準プロトコルの特徴を微調整することができるので、従来のホスト・アダプター・ソリューションの劇的な改善を提供します。SPI Stormは、またdual-SPI及びquad-SPIプロトコルをサポートする最初のUSBホスト・アダプターです。

より多くの高度な情報のために：<http://www.byteparadigm.com/product-spi-storm-39.html>.